

SOLID-STATE IMAGE SENSING DEVICE**Publication number:** JP2089368**Publication date:** 1990-03-29**Inventor:** YAMAGISHI MACHIO**Applicant:** SONY CORP**Classification:**

- **International:** H04N5/335; H01L27/00; H01L27/146; H04N5/335;
H01L27/00; H01L27/146; (IPC1-7): H01L27/00;
H01L27/146; H04N5/335

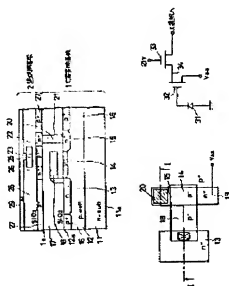
- **European:****Application number:** JP19880241778 19880927**Priority number(s):** JP19880241778 19880927

Report a data error here

Abstract of JP2089368

PURPOSE: To enhance the sensitivity and density by forming a selecting substrate having a switching transistor that selects the signals coming from a taking-out section, on a photoelectric-conversion substrate.

CONSTITUTION: A photoelectric-conversion substrate 1 having a photodiode and an amplifying transistor is formed, and its phase boundary 1a is made flat sufficiently. On that occasion, besides, a selective growth layer 20 as a taking-out section is formed by a selective growth method. After being made flat sufficiently, the selecting substrate 2 having a thin silicon film is attached together. And, by making a switching transistor, etc., in the selecting substrate 2 the switching transistor becomes to have a SOI structure, and this makes the part of a circuit for selecting picture elements of a solid-state image sensing device. Namely, as this device is made by attaching the selecting substrate 2 and photoelectric-conversion substrate 1 together, MOS transistors 32, 33 come to be arranged being lapped in the direction to the main surface of the substrate. And, this makes it possible to have amplification-type element constitution without the need for a very large area of each picture element.



⑨ 日本国特許庁(JP) ⑩ 特許出願公開
 ⑫ 公開特許公報(A) 平2-89368

⑤ Int. Cl.⁵ 識別記号 庁内整理番号 ⑬ 公開 平成2年(1990)3月29日
 H 01 L 27/146 3 0 1 A 7514-5F
 H 04 N 27/00 E 8838-5C
 H 04 N 5/335 7377-5F H 01 L 27/14 A
 審査請求 未請求 請求項の数 1 (全4頁)

⑭ 発明の名称 固体撮像装置

⑯ 特 願 昭63-241778

⑰ 出 願 昭63(1988)9月27日

⑱ 発 明 者 山 岸 万 千 雄 東京都品川区北品川6丁目7番35号 ソニー株式会社内

⑲ 出 願 人 ソ ニ ー 株 式 会 社 東京都品川区北品川6丁目7番35号

⑳ 代 理 人 弁 理 士 小 池 晃 外2名

明 細 書

1. 発明の名称

固体撮像装置

2. 特許請求の範囲

光電変換素子の一方の領域から延在するゲート電極を層間絶縁膜中に形成し、且つそのゲート電極により増幅された信号を取り出す取り出し部を有する光電変換基板の上に、上記取り出し部からの信号を送信するスイッチングトランジスタを形成した派用基板を形成してなる固体撮像装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は光電変換素子からの信号を画素毎に増幅して出力する構造の固体撮像装置に関し、特にその3次元化を図った固体撮像装置に関する。

本発明は、光電変換素子からの信号を画素毎に増幅して出力する構造の固体撮像装置において、光電変換を行う基板と電気信号を選択するための基板とを別個に形成した後、これら各基板を重ねて形成する構造にすることにより、高感度化や高解像度化等を実現するものである。

[従来の技術]

最近の撮像技術においては、光電荷信号を低雑音で増幅して、高感度化や高S/N化を図ろうとする技術が検討されており、例えば「テレビジョン学会誌」、1988年8月号、787頁～793頁(Vol. 42、社団法人テレビジョン学会発行)に記載されるように、その1つに画素の中に増幅回路を入れたAMI (Amplified MOS Intelligent Imager)等の画素内で信号を増幅し、これを走査して取り出す装置が知られている。

[発明が解決しようとする課題]

このような増幅型固体撮像素子を用いることで、

(発明の概要)

小さな面積で大きなゲイナックレージを得ることが可能となる。

しかしながら、増幅型とするためには、例えばその単位素子を1つのフォトダイオードと3つのMOSトランジスタで構成する必要があり、高密度に配置することが困難となっている。

そこで、本発明は高密度化を図ると共にその高密度化も行うような固体画像装置の提供を目的とする。

〔課題を解決するための手段〕

上述の目的を達成するために、本発明の固体画像装置は、光電変換素子の一方の領域から延在するゲート電極を層間絶縁膜中に形成し、且つそのゲート電極により増幅された信号を取り出す取り出し部とからなる光電変換基板を有し、その光電変換基板に、上記取り出し部からの信号を選択するスイッチングトランジスタを形成した選択用基板を形成したことを特徴とする。

ここで、上記光電変換基板における回路構成は、

素子の構造を3次元化することが可能となり、従って、高密度化が可能となり、高解像度化を図ることができる。また、光電変換基板には、スイッチングトランジスタ等が設けられず、その光電変換基板には信号の選択のための機構が不要となり、その分だけ光電変換素子の面積等を増大させて、高密度化を図ることができる。

〔実施例〕

本発明の好適な実施例を図面を参照しながら説明する。

本実施例の固体画像装置は、各画素毎に信号の増幅機能を有した固体画像装置の例である。

まず、その模式的な断面構造は、第1図に模式的に示すように、主に光電変換基板1と選択用基板2が張り合わされた構造とされている。

まず、光電変換基板1は、 n 型のシリコン基板11に p 型のウェル領域12が形成された構造を有し、その p 型のウェル領域12の上面12aには、 n 型の不純物領域13、チャンネル形成領

域14、 n^+ 型の不純物領域15、チャンネルストッパー領域16が形成されている。なお、図示を省略するが、 n 型のシリコン基板11の裏面11aには透光膜が形成される。上記 n 型の不純物領域13は p 型のウェル領域12と p n 接合を形成し、フォトダイオードの一部として機能する。チャンネル形成領域14は、増幅用トランジスタのチャンネルとなる領域であり、第2図に示すように、 n^+ 型の不純物領域15と電圧 V_{DD} が供給される n^+ 型の不純物領域19の間に延在される。チャンネルストッパー領域16は各画素間の分離を行うための領域である。上記 n 型の不純物領域13の表面からは、シリコン酸化膜等の層間絶縁膜17中にゲート電極18が取り出されている。このゲート電極18は上記チャンネル形成領域14に絶縁膜を介して露み、増幅用トランジスタのゲートとして機能する。従って、フォトダイオードに光が入射することで、ゲート電極18の電位が高くなり、チャンネル形成領域14にチャンネルが形成され、上記 n^+ 型の不純物領域19と上

〔作用〕

光電変換基板1上に選択用基板を形成することで、

記 n^+ 型の不純物領域15の間が導通する。その n^+ 型の不純物領域15の表面には層間絶縁膜17を開口してコンタクトホール21が形成され、そのコンタクトホール21を充填するように選択シリサイド層からなる選択成長層20が形成されている。この選択成長層20は選択用基板2と光電変換基板1の間の界面1aまで選択成長により形成され、増幅された信号の取り出し部取り出し部として機能する。

このような光電変換基板1と選択用基板2の間の界面1aは極めて平坦な面とされる。そして、上記選択用基板2は、その界面1aで張り合わせられている。この選択用基板2の界面1a上にはシリコン薄膜が形成され、一部がスイッチングトランジスタ(Y選択トランジスタ)の活性領域として機能する。すなわち、上記選択成長層20に接続する領域に n^+ 型の半導体領域22が形成され、この n^+ 型の半導体領域22と隣接してp型の半導体領域23が設けられる。このp型の半導体領域23の上部には絶縁膜24を介してゲート電極

25が形成される。そのp型の半導体領域23を間に挟んで n^+ 型の半導体領域22と対向するように n^+ 型の半導体領域26が形成される。これら n^+ 型の半導体領域22、26は素子分離のためのp型の半導体領域27に囲まれる。そして、これらの各半導体領域22、23、26、27の上部には絶縁膜28が形成され、その絶縁膜28の上部には上記ゲート電極25と接続するアルミ配線層29が形成される。このアルミ配線層29はY選択用の信号φYをゲート電極25に伝え、選択用基板2では、その信号φYに基づいて薄膜トランジスタからなるスイッチングトランジスタが動作することになる。

おおむね上述の如き構成を有する固体撮像装置の各素子の回路を第3図に示す。1つの画素は1つのフォトダイオード31と2つのMOSトランジスタ32、33とからなり、MOSトランジスタ32は信号の増幅用に用いられ、MOSトランジスタ33は画素の選択用に用いられる。第1図の対応する部分については、フォトダイオード3

1の一端は上記 n^+ 型の不純物領域13となり、これがMOSトランジスタ32のゲートとなるゲート電極18に接続する。2つのMOSトランジスタ32、33の接続点34は、第1図の選択成長層20が該当し、MOSトランジスタ33のゲートは上記ゲート電極25が対応する。上記 n^+ 型の半導体領域26がX選択のために用いられる。ここで、本実施例の固体撮像装置が選択用基板2と光電変換基板1の張り合わせからなるために、上記MOSトランジスタ32、33は、基板の主に垂直な方向に重なって配せられることになる。このため各画素の面積をそれほど大きく採ることができ、高感度化を図ると同時に、高密度化、高解像度化を図ることができる。また、本実施例の固体撮像装置では、画素の回路にリセット用の素子が設けられないが、フォトダイオード31のリセットは、p型のウェル領域12やn型のシリコン基板11等に所要の電位を与え、電荷を基板側へ引き出すことで行うことができる。このためリセット用の素子

が設けられない分だけ、素子の面積を有効に用いることができ、高密度化、高解像度化を図ることができる。

このような固体撮像装置の製造方法について簡単に説明すれば、フォトダイオードと増幅用トランジスタを有した光電変換基板1を形成し、その界面1aを十分に平坦化する。また、この時選択的な成長方法によって、取り出し部としての選択成長層20を形成する。十分な平坦化を図った後、シリコン薄膜を有した選択用基板2を張り合わせる。この選択用基板2は、通常のウェハをグラインディング、ラッピング、ポリッシング等を実施したようなものであっても良い。そして、その選択用基板2にスイッチングトランジスタ等を作ることで、スイッチングトランジスタはSOI構造となり、固体撮像装置の画素の選択用の回路の部分製造されることになる。

(発明の効果)

本発明の固体撮像装置は、光電変換基板上に選

沢用基板を形成するため、素子の構造を3次元化する
ことができ、従って、高密度化、高感度化、
高解像度化を図ることができる。また、実施例に
説明したように、2つのMOSトランジスタで画
素の回路を構成することもでき、撮像素子の特性
向上を図ることができる。

4. 図面の簡単な説明

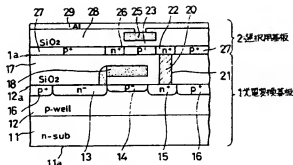
第1図は本発明の固体撮像素子の一例の模式的
な断面図、第2図はその一例の模式的な平面図、
第3図はその一例の画素の回路構成を示す回路図
である。

1 ……光電変換基板

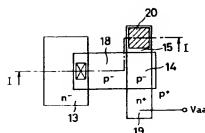
2 ……選択用基板

特許出願人 ソニー株式会社

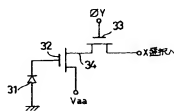
代理人弁理士 小池 晃(他2名)



第1図



第2図



第3図